

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日      2002年12月  6日  
Date of Application:

出願番号      特願2002-355728  
Application Number:

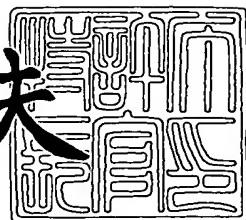
[ST. 10/C] :      [JP2002-355728]

出願人      株式会社東芝  
Applicant(s):      ソニー株式会社

2003年10月  1日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 A000204415  
【提出日】 平成14年12月 6日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 21/00  
【発明の名称】 半導体装置の製造方法  
【請求項の数】 15  
【発明者】  
【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内  
【氏名】 宮島 秀史  
【発明者】  
【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内  
【氏名】 東 和幸  
【発明者】  
【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内  
【氏名】 藤田 敬次  
【発明者】  
【住所又は居所】 東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社  
内  
【氏名】 長谷川 利昭  
【発明者】  
【住所又は居所】 東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社  
内  
【氏名】 田渕 清隆

**【特許出願人】****【識別番号】** 000003078**【氏名又は名称】** 株式会社 東芝**【特許出願人】****【識別番号】** 000002185**【氏名又は名称】** ソニー株式会社**【代理人】****【識別番号】** 100058479**【弁理士】****【氏名又は名称】** 鈴江 武彦**【電話番号】** 03-3502-3181**【選任した代理人】****【識別番号】** 100084618**【弁理士】****【氏名又は名称】** 村松 貞男**【選任した代理人】****【識別番号】** 100068814**【弁理士】****【氏名又は名称】** 坪井 淳**【選任した代理人】****【識別番号】** 100092196**【弁理士】****【氏名又は名称】** 橋本 良郎**【選任した代理人】****【識別番号】** 100091351**【弁理士】****【氏名又は名称】** 河野 哲

**【選任した代理人】****【識別番号】** 100088683**【弁理士】****【氏名又は名称】** 中村 誠**【選任した代理人】****【識別番号】** 100070437**【弁理士】****【氏名又は名称】** 河井 将次**【手数料の表示】****【予納台帳番号】** 011567**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9705037**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項 1】

第1の容器内で、シリコン、炭素、窒素および水素を含む第1の絶縁膜を基板上に形成する工程と、

前記第1の容器とは別の第2の容器内に前記基板を入れ、前記第2の容器内で希ガスを放電させる工程と、

前記第1の絶縁膜上に、シリコン、炭素、酸素および水素を含む第2の絶縁膜を形成する工程と

を有することを特徴とする半導体装置の製造方法。

【請求項 2】

前記第2の容器内には、シリコンおよび炭素を含む膜、シリコン、炭素および水素を含む膜、シリコン、炭素および酸素を含む膜、またはシリコン、炭素、酸素および水素を含む膜があらかじめ形成されていることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項 3】

前記第2の容器内にあらかじめ形成された前記膜は、窒素を含まないことを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項 4】

前記第1の絶縁膜の膜厚は、前記第2の絶縁膜の膜厚よりも小さいことを特徴とする請求項1-3のいずれか1項に記載の半導体装置の製造方法。

【請求項 5】

前記第1および前記第2の絶縁膜を、それぞれ、別の容器内で形成することを特徴とする請求項1-4のいずれか1項に記載の半導体装置の製造方法。

【請求項 6】

前記第2の絶縁膜を前記第2の容器内で形成することを特徴とする請求項5に記載の半導体装置の製造方法。

【請求項 7】

前記第2の絶縁膜上に、前記第2の絶縁膜と材料が異なる、第3の絶縁膜を形成する工程をさらに有することを特徴とする請求項1-6のいずれか1項に記載の半導体装置の製造方法。

#### 【請求項8】

前記第2の容器内で、前記希ガスを放電させることにより、前記第1の絶縁膜上に、前記第2の容器内にあらかじめ形成された前記膜の材料からなる薄膜を堆積させることを特徴とする請求項2-7のいずれ1項に記載の半導体装置の製造方法。

#### 【請求項9】

前記第2の絶縁膜をプラズマCVD法または塗布法により形成することを特徴とする請求項1-8のいずれか1項に記載の半導体装置の製造方法。

#### 【請求項10】

シリコン、炭素、窒素および水素を含む第1の絶縁膜を基板上に形成する工程と、

前記第1の絶縁膜にエネルギー線を照射する工程と、

前記第1の絶縁膜上に、シリコン、炭素、酸素および水素を含む第2の絶縁膜をプラズマCVD法により形成する工程と

を有することを特徴とする半導体装置の製造方法。

#### 【請求項11】

前記エネルギー線は、紫外線または電子線であることを特徴とする請求項10に記載の半導体装置の製造方法。

#### 【請求項12】

前記第1の絶縁膜に前記エネルギー線を照射する工程において、前記基板を加熱することを特徴とする請求項10または11に記載の半導体装置の製造方法。

#### 【請求項13】

シリコン、炭素、窒素および水素を含む第1の絶縁膜を基板上に形成する工程と、

前記基板をH<sub>2</sub>Oを含む加湿雰囲気中に晒す工程と、

前記基板を加熱する工程と、

前記第1の絶縁膜上に、シリコン、炭素、酸素および水素を含む第2の絶縁膜をプラズマCVD法により形成する工程と  
を有することを特徴とする半導体装置の製造方法。

#### 【請求項14】

前記基板を加熱する工程において、前記基板を減圧下で加熱することを特徴とする請求項13に記載の半導体装置の製造方法。

#### 【請求項15】

前記第1の絶縁膜および前記第2の絶縁膜を含む積層絶縁膜中に接続孔を形成する工程、前記積層絶縁膜に配線溝を形成する工程、および前記接続孔および配線溝内に導電膜を埋め込む工程をさらに備えていることを特徴とする請求項1-14のいずれか1項に記載の半導体装置の製造方法。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、シリコン、炭素、窒素および水素を含む絶縁膜と、シリコン、炭素、酸素および水素を含む絶縁膜とを含む積層絶縁膜を形成する工程を含む半導体装置の製造方法に関する。

##### 【0002】

##### 【従来の技術】

半導体装置の高集積化・高速化に伴い、配線間容量および層間容量の低減化が求められており、そのために金属配線の低抵抗化技術および層間絶縁膜の低誘電率化技術の開発が進んでいる。

##### 【0003】

層間絶縁膜の低誘電率化技術としては、従来から使用してきたSiO<sub>2</sub>膜よりも低い比誘電率を有する、いわゆる低誘電率層間絶縁膜（Low-k膜）の一つであるSiOC:H膜が導入されている。

##### 【0004】

上記SiOC:H膜内にCu配線を、デュアルダマシン配線プロセスにより形成する場合、上記Cu配線の下層にあるCu配線（下層Cu配線）上にあらかじ

めストッパ膜を形成しておく。

#### 【0005】

その理由は、上記SiOC:H膜中にヴィアホールを開口するエッチング工程において、下層Cu配線がエッチングによりダメージを受けないようにするために。他の理由としては、Cuの層間絶縁膜中の拡散を抑制することがあげられる。

#### 【0006】

ストッパ膜としては、従来よりSiN膜が広く用いられているが、SiN膜は比誘電率が7前後と高いことから、近年、SiC膜、SiCO膜、SiCN膜等の絶縁膜の開発が進められている。中でも、SiCN膜は、SiOC膜に対して十分に低いエッチングレートを有し、エッチング選択性の点で優れており、さらに誘電率およびリード特性の点でも優れていることから注目されている。

#### 【0007】

しかしながら、ヴィア先作りのデュアルダマシンプロセスの場合、SiOC:H膜中にヴィアホールを形成する工程において、窒素と水素とを含むNH<sub>2</sub>等のアルカリ性を有する物質(N<sub>x</sub>H<sub>y</sub>; x, yは正の整数)の濃度が高くなる。

#### 【0008】

この種のN<sub>x</sub>H<sub>y</sub>は、ヴィアホールを形成した後に形成する、配線溝形成用のレジストパターンとなるレジスト、特に化学增幅型レジストの解像を阻害する原因となる。何故なら、レジストの露光部で発生した酸が中和され、溶解が阻害されるからである。そのため、所定形状の配線溝形成用のレジストパターンが形成されず、所定形状の配線を形成することが困難となる問題が生じる(例えば、非特許文献1-3参照)。

#### 【0009】

なお、同様の问题是、配線溝先作りのデュアルダマシンプロセスにおいても存在するが、配線溝は幅が広く、配線溝内でのN<sub>x</sub>H<sub>y</sub>の濃度の上昇は起こりにくい。そのため、N<sub>x</sub>H<sub>y</sub>はさほど深刻な問題にはならない。

#### 【0010】

配線溝先作りのデュアルダマシンプロセスを採用すれば、上記レジストの解像

低下の問題を危惧する必要はなくなるが、配線溝先作りのデュアルダマシンプロセスには、ヴィア先作りのデュアルダマシンプロセスにはない別の問題が存在し、配線溝先作りのデュアルダマシンプロセスを採用すれば全ての問題が解決するというものではない。

#### 【0011】

##### 【非特許文献1】

Overcoming of resist poisoning issue during Si-O-C dielectric integration in Cu Dual Damascene interconnect for  $0.1\mu m$  technology, M.Fayolle, G.Fanget, J.Torres, and G.Passemond, Proceedings of Advanced Metallization Conference(AMC) 2001, US Session, Montreal(Canada), October 9-11, 2001, p209

#### 【0012】

##### 【非特許文献2】

Integration of Cu/ SiOC in Dual Damascene interconnect for  $0.1\mu m$  technology using a new SiC material as dielectric barrier, M.Fayolle, J. Torres, G.Passemond, F.Fusalba, G.Ganget, D.Louis, L.Arnaud, V.Girault, J.Cluzel, H.Feldis, M.Rivoire, O.Louveau, T.Mourier, and L.Broussouss, Proceedings of the 2002 International Interconnect Technology Conference, San Francisco(CA, USA), June 3-5, 2002, p39

#### 【0013】

##### 【非特許文献3】

Via First Dual Damascene integration of Nanoporous Ultra Low-k Material, J.C.Lin, H.S.Lee, S.Satyanarayana, H.Martinez, T.Jacobs, K.Brennan, A.Gonzalez, R.Augur, S.L.Shue, C.H.Yu, and M.S.Liang, Proceedings of the 2002 International Interconnect Technology Conference, San Francisco(CA, USA), June 3-5, 2002, p48

#### 【0014】

##### 【発明が解決しようとする課題】

上述の如く、下層Cu配線上にストップ膜としてSiCN膜を形成し、該Si

CN膜上に低誘電率絶縁膜としてSiOC:H膜を形成し、その後、ヴィア先作りのデュアルダマシンプロセスによりCu配線を形成する場合、配線溝形成用のレジストパターンとなるレジストの解像が低下し、所定形状の配線を形成することが困難となる問題が生じる。

#### 【0015】

本発明は、上記事情を考慮してなされたもので、その目的とするところは、シリコン、炭素、窒素および水素を含む第1の絶縁膜と、シリコン、炭素、酸素および水素を含む第2の絶縁膜とを含む積層絶縁膜中に接続孔を形成し、その後、該積層絶縁膜上に溝形成用のレジストパターンとなるレジストを形成しても、該レジストの解像低下を防止することができる、上記第1および第2の絶縁膜の形成工程を含む半導体装置の製造方法を提供することにある。

#### 【0016】

##### 【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば下記の通りである。

#### 【0017】

本発明に係る半導体装置の製造方法は、第1の容器内で、シリコン、炭素、窒素および水素を含む第1の絶縁膜を基板上に形成する工程と、前記第1の容器とは別の第2の容器内に前記基板を入れ、前記第2の容器内で希ガスを放電させる工程と、前記第1の絶縁膜上に、シリコン、炭素、酸素および水素を含む第2の絶縁膜を形成する工程とを有することを特徴とする。

#### 【0018】

また、本発明に係る他の半導体装置の製造方法は、シリコン、炭素、窒素および水素を含む第1の絶縁膜を基板上に形成する工程と、前記第1の絶縁膜にエネルギー線を照射する工程と、前記第1の絶縁膜上に、シリコン、炭素、酸素および水素を含む第2の絶縁膜をプラズマCVD法により形成する工程とを有することを特徴とする。

#### 【0019】

また、本発明に係る他の半導体装置の製造方法は、シリコン、炭素、窒素およ

び水素を含む第1の絶縁膜を基板上に形成する工程と、前記基板をH<sub>2</sub>Oを含む雰囲気中に晒す工程と、前記基板を加熱する工程と、前記第1の絶縁膜上に、シリコン、炭素、酸素および水素を含む第2の絶縁膜をプラズマCVD法により形成する工程とを有することを特徴とする。

#### 【0020】

本発明によれば、溝形成用のレジストパターンとなるレジストの解像低下の原因となる解像阻害物質の発生を防止することができるので、所期の目的を達成できるようになる。本発明の上記ならびにその他の目的と新規な特徴は、本明細書の記載および添付図面によって明らかになるであろう。

#### 【0021】

##### 【発明の実施の形態】

以下、図面を参照しながら本発明の実施形態を説明する。

#### 【0022】

##### (第1の実施形態)

図1および図2は、本発明の第1の実施形態に係る半導体装置の製造工程を示す断面図である。

#### 【0023】

図1(a)は、シリコン基板1上に層間絶縁膜2を形成し、その後、ダマシンプロセスにより、層間絶縁膜2内にCu配線3(埋込み配線)を形成した工程を示している。シリコン基板1内には図示しない素子が集積形成されている。層間絶縁膜2およびCu配線3は第1のCu配線層を構成する。なお、バリアメタル膜は省略してある。

#### 【0024】

次に、図示しないプラズマCVD装置の反応容器(第1の反応容器)内にシリコン基板1を搬入し、図1(b)に示すように、上記第1のCu配線層上に、プラズマCVD法により、厚さ50nmのSiCN:H膜(第1の絶縁膜)4を形成する。原料ガスとしては、例えばアルキルシラン等の有機シランとNH<sub>3</sub>とを用いる。上記プラズマCVD装置は、反応容器の内部に高周波電力が印加される電極(対向電極)が設けられてなる容量結合タイプのものである。

**【0025】**

S i C N : H 膜 4 は、シリコン、炭素および窒素を主成分とし、水素を 10 % ほど含む。S i C N : H 膜 4 はエッチングストップ膜として使用され、後述するダマシングプロセスにおいて、C u 配線 3 のエッチングを防ぐためのものである。

**【0026】**

従来の方法では、次に、層間絶縁膜の形成工程に進むが、本実施形態では、その前に以下に示す前処理を行う。

**【0027】**

まず、S i C N : H 膜 4 の形成に用いたプラズマ C V D 装置の反応容器とは別に、層間絶縁膜を形成するための C V D 装置の反応容器（第 2 の反応容器）内にシリコン基板 1 を搬入する前に、上記第 2 の反応容器の内部をプリコート膜と呼ばれる膜でコーティングする。

**【0028】**

本実施形態では、プリコート膜として、S i C : H 膜 (S i および C を主成分とし、かつ H を含む膜) を C V D 法により形成する。原料ガスとしては、例えばアルキルシラン等の有機シランを用いる。なお、水素を含まないプリコート膜を使用しても構わない。

**【0029】**

また、上記プラズマ C V D 装置は、第 2 の反応容器の内部に高周波電力が印加される電極（対向電極）が設けられてなる容量結合タイプのものである。第 2 の反応容器の内部全体をプリコート膜でコーティングする必要はないが、上記対向電極上には十分な膜厚のコーティング膜を形成することが好ましい。

**【0030】**

第 2 の反応容器内には、上記対向電極と対向するように、抵抗加熱ヒーターを有する基板支持台が設けられている。この基板支持台の抵抗加熱ヒーターを用い、上記プリコート膜を形成するときに、第 2 の反応容器内を 450 ℃ 以下に加熱することが好ましい。この 450 ℃ 以下の加熱処理は、以下に説明する H e プラズマ処理よりも、長い時間行うことが好ましい。

**【0031】**

次に、シリコン基板1を第2の反応容器内に搬入し、さらに第2の反応容器内にHeガスを導入し、Heガスを放電させてプラズマを生成する。このプラズマによるプラズマ処理により、第2の反応容器内のSiC:H膜、特に高周波電力が印加されている対向電極上のSiC:H膜がHeイオンによりスパッタされ、図1(c)に示すように、SiCN:H膜4上にSiC:H薄膜5が堆積する。堆積したSiC:H薄膜5の膜厚は2nm程度である。

#### 【0032】

次に、図1(d)に示すように、SiCN:H膜4上に、プラズマCVD法により、厚さ350nmのSiCO:H膜(第2の絶縁膜)6を形成する。このとき、SiC:H薄膜5は酸化されてSiCO:H膜となり消滅する。

#### 【0033】

SiCO:H膜6の原料ガスとしては、例えばアルキルシラン等の有機シランとO<sub>2</sub>とを用いる。SiCO:H膜6の成膜は、SiC:H薄膜5を形成したプラズマCVD装置の反応容器内からシリコン基板1を取り出さず、該反応容器内でSiC:H薄膜5の成膜に続いて連続的に行うことが好ましい。

#### 【0034】

SiCO:H膜6は、いわゆる低誘電率層間絶縁膜(Low-k膜)であり、その誘電率は2.9程度である。従来より層間絶縁膜として使用されているSiO<sub>2</sub>膜の誘電率は3.9程度である。

#### 【0035】

次に、図1(e)に示すように、SiCO:H膜6上に、プラズマCVD法により、厚さ100nmのSiO<sub>2</sub>膜(第3の絶縁膜)7を形成する。原料ガスとしては、例えばアルコキシシラン等の有機シランとO<sub>2</sub>とを用いる。

#### 【0036】

SiOC:H膜6をはじめとするLow-k膜は、一般に、膜自体の機械的強度やプラズマ耐性が低いため、製造工程中においてLow-k膜中にダメージが生じることが懸念されている。この種のダメージの発生を防止するために、SiOC:H膜6上にSiO<sub>2</sub>膜(キャップ膜)7を形成する。キャップ膜として使用できるものであれば、SiO<sub>2</sub>以外の材料からなる膜を使用しても構わない。

### 【0037】

次に、図1（f）に示すように、 $\text{SiO}_2$ 膜7上に、ヴィアホールに対応した開口部を有するレジストパターン8を形成し、その後、レジストパターン8をマスクにして $\text{SiO}_2$ 膜7、 $\text{SiCO:H}$ 膜6をRIE（Reactive Ion Etching）プロセスによりエッティングし、ヴィアホールhを開口する。このとき、 $\text{SiCN:H}$ 膜4がエッティングストップとして働き、 $\text{Cu}$ 配線3のエッティングは防止される。レジストパターン8は、周知のフォトリソグラフィプロセスにより、化学増幅型レジストを露光・現像して形成したものである。

### 【0038】

次に、図1（g）に示すように、レジストパターン8を放電した $\text{O}_2$ ガスを用いて剥離する。

### 【0039】

次に、図2（h）に示すように、 $\text{SiO}_2$ 膜7上に、配線溝に対応した開口部を有するレジストパターン9を形成する。レジストパターン9は、ヴィアホールhを埋め込むように化学増幅型レジストを全面に塗布し、その後、周知のフォトリソグラフィプロセスにより、化学増幅型レジストを露光・現像して形成したものである。このとき、化学増幅型レジストの解像が低下するという問題は生じなかつた。化学増幅型レジストの解像の低下が起らなかつた理由は、後で詳説する。

### 【0040】

次に、図2（i）に示すように、レジストパターン9をマスクにして $\text{SiO}_2$ 膜7、 $\text{SiCO:H}$ 膜6をRIEプロセスによりエッティングし、配線溝tを形成する。このときも、 $\text{SiCN:H}$ 膜4により、 $\text{Cu}$ 配線3のエッティングは防止される。その後、レジストパターン9を放電した $\text{O}_2$ ガスにより剥離する。

### 【0041】

次に、図2（j）に示すように、ヴィアホールh下の $\text{SiCN:H}$ 膜4をウエットエッティングにより選択的に除去し、その後、ヴィアホールh（ $\text{SiCN:H}$ 膜4を除去して生じたホールも含む。）および配線溝tの内部に、バリアメタル膜10および $\text{Cu}$ 配線11を埋込み形成し、第2の $\text{Cu}$ 配線層が得られる。

**【0042】**

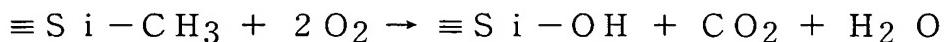
バリアメタル膜10およびCu配線11の形成工程を、具体的に説明すると、まず、ヴィアホールhおよび配線溝tの内部を覆うように、全面にバリアメタル膜10をスパッタ法により形成し、続いて、スパッタ法により、バリアメタル膜10上にCuめっきのシード層としての薄いCu層（不図示）を形成する。次に、ヴィアホールhおよび配線溝tの内部を埋め込むように、Cu膜をめっき法により全面に形成し、その後、化学機械研磨（CMP：Chemical Mechanical Polishing）法により、ヴィアホールhおよび配線溝tの外部のバリアメタル膜およびCu膜を除去するとともに、表面を平坦にする。

**【0043】**

本実施形態の方法により、配線溝形成用のレジストパターン9となる化学增幅型レジストの解像の低下を防止できる理由を説明する前に、本発明者等が見出した、従来の方法（本実施形態の方法から図1（c）の工程を省いた方法）で、化学增幅型レジストの解像の低下が起こる理由について説明する。

**【0044】**

従来の方法では、SiCN：H膜4を形成した後、直ちに、Low-k膜であるSiCO：H膜6をプラズマCVD法により形成するが、この際に、下地であるSiCN：H膜6の表面がO<sub>2</sub> プラズマにより酸化され、下記の反応が起こると考えられる。

**【0045】**

ここで、 $\equiv \text{Si}-\text{CH}_3$ は、SiCN：H膜6中に含まれる基である。

**【0046】**

上記反応により形成された $\equiv \text{Si}-\text{OH}$ は水分（H<sub>2</sub>O）を吸着するいわゆる吸湿サイトとして働くため、SiCN：H膜4とSiCO：H膜6との界面には水分が吸着した層が形成される。

**【0047】**

レジストパターン9となる化学增幅型レジストの塗布工程では、シリコン基板1を回転させながら化学增幅型レジストを基板全面に塗布し、その後、該化学增

幅型レジストを150℃程度の温度で焼成する。この焼成時に、SiCN:H膜4とSiCO:H膜6との界面近傍において、該界面に形成されている水分を吸着した層から脱離したH<sub>2</sub>Oが以下の反応でNH<sub>2</sub>基と反応する。

#### 【0048】



ここで、 $\equiv \text{Si}-\text{NH}_2$ は、 $\equiv \text{Si}-\text{CH}_3$ と同様に、SiCN:H膜6中に含まれる基である。

#### 【0049】

上記反応により発生したアンモニア(NH<sub>3</sub>)は、Low-k膜であるSiCO:H膜6中を拡散する。SiCO:H膜6はSiO<sub>2</sub>膜と比較して膜密度が30%程度低いために、発生したアンモニアは容易にSiCO:H膜6中を拡散すると考えられる。

#### 【0050】

ここで、SiCO:H膜6の上面には緻密なSiO<sub>2</sub>膜7があるために、発生したアンモニアは、上面から外部に拡散脱離することができず、ヴィアホールh内およびその外部周辺に集まることになる。

#### 【0051】

ヴィアホールh内およびその外部周辺に集まったアンモニアは、配線溝形成用のレジストパターン9となる化学增幅型レジストの解像を阻害する原因となる。何故なら、化学增幅型レジストの露光部で発生した酸がアンモニアによって中和され、溶解が阻害されるからである。

#### 【0052】

図3に、アンモニア等の解像阻害物質(N<sub>x</sub>H<sub>y</sub>)が発生した場合のレジストパターン9'の断面形状を示す。図3に示すように、レジストの未解像不良が発生し、レジストパターン9'は配線溝となる領域上的一部を覆うように形成される。そのため、レジストパターン9'をマスクに用いてエッチングを行っても、所定通りの形状を有する配線溝は形成されず、所定通りの形状を有する配線は形成されない。

#### 【0053】

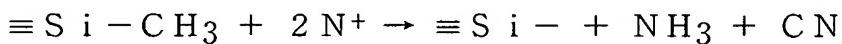
これに対して、本実施形態の方法では、SiCN:H膜4上に形成したSiC:H薄膜5がいわゆる犠牲膜となり、SiCO:H膜6の成膜時におけるO<sub>2</sub>プラズマによるSiCN:H膜4の表面酸化を防止できる。これにより、図3に示したような配線溝形成用のレジストパターンとなる化学增幅型レジストの解像不良を回避でき、所定通りの形状を有するCu配線11が得られることが判明した。

#### 【0054】

ここで、SiC:H薄膜5を形成するためのHeガスによるプラズマ処理を、SiCN:H膜4の形成に使用した第1の反応容器の内部で連続して行った場合には、同様の効果は得られず、かえって不良の程度が悪化した。

#### 【0055】

これは、第1の反応容器の内部、特に対向電極上に堆積していたSiCN:H膜がHeプラズマによりスパッタされ、このスパッタされたSiCN:H膜がプラズマ中で励起され生成されたNイオンと下地のSiCN:H膜4とが下記の反応を起こし、



SiCN:H膜4中にアンモニアが形成されてしまうことが原因であると考えられる。

#### 【0056】

そのため、SiCN:H膜4を形成した反応容器内で、連続してSiC:H薄膜5を形成するためのプラズマ処理を行うことはできなかった。ただし、影響が現れない程度、つまり、レジストの解像劣化が生じない程度の量の窒素を含む膜であるならば、反応容器内にあらかじめ形成されていても構わない。

#### 【0057】

以上述べたように、本実施形態によれば、ヴィア先作りのデュアルダマシンプロセスにおいて、配線溝形成用のレジストパターン9となるレジストの解像低下の原因となる解像阻害物質(N<sub>x</sub>H<sub>y</sub>)の発生を効果的に防止することができ、所定形状のCuダマシン配線10, 11を容易に得ることができるようになる。

#### 【0058】

なお、本実施形態は種々変形して実施できる。例えば、本実施形態では、プリ

コート膜としてS i C : H膜4を用いたが、これに限定されるものではなく、S i C O : H膜を用いても同様に効果が得られた。

#### 【0059】

また、本実施形態では、プリコート膜を形成するためのプラズマ処理のプラズマ源として、希ガスの一つであるHeガスを使用したが、Arガス、Krガス、Xeガス（他の希ガス）を用いても同様の効果が得られた。

#### 【0060】

さらに、希ガスに、水素（H<sub>2</sub>）ガスもしくは酸素（O<sub>2</sub>）ガスまたはそれらの混合ガスを添加しても構わない。混合ガスを10%以下の濃度で添加すると特に高い効果が得られた。

#### 【0061】

さらにまた、希ガスに、シリコンおよび炭素を含む物質のガス、例えば有機シランであるアルキルシランやアルコキシランのガスを混合しても構わない。アルキルシランやアルコキシランのガスを90%以下の濃度で混合すると特に高い効果が得られた。

#### 【0062】

また、本実施形態では、プリコート膜を形成するためのプラズマ処理をS i C O : H膜6の成膜の前処理として行ったため、上記プラズマ処理をS i C O : H膜6の成膜温度である350°Cで行ったが、この温度に限定されるわけではなく、450°C以下であれば同様の効果が得られた。

#### 【0063】

また、本実施形態では、低誘電率層間絶縁膜として、プラズマCVD法により形成したS i C O : H膜6の例にあげて説明したが、塗布法により形成したポーラス塗布膜、例えばポリメチルシロキサンからなる絶縁膜の場合にも、前処理として上述した希ガスを含むガスのプラズマ処理を行うことで、S i C O : H膜6の場合と同様に、配線溝形成用のレジストパターン9となる化学增幅型レジストの解像低下を防止でき、所定通りの形状を有するCu配線11が得られる。

#### 【0064】

また、本実施形態の各種プロセス条件は、いわゆる90-100nm世代のロ

ジックデバイスに対応したものであるが、本実施形態の方法は、より微細な世代例えば70 nm以降の世代の半導体デバイスに対しても有効である。この場合、本実施形態の効果を得るためにには、プリコート膜を形成するための希ガスを含むガスでのプラズマ処理を行う前に、SiCN:H膜4が形成されたシリコン基板1を450℃以下の温度で加熱する加熱処理を行うことが好ましいことが分かった。

#### 【0065】

さらに、上記変形例を適宜組み合わせても構わない。

#### 【0066】

(第2の実施形態)

次に、第2の実施形態に係る半導体装置の製造方法について説明する。なお、第1の実施形態と同じ工程は、図1および図2を参照しながら説明する。

#### 【0067】

まず、第1の実施形態と同様に、図1(a)および図1(b)に示すように、シリコン基板1上に、層間絶縁膜2、Cu配線3およびSiCN:H膜4を形成する。

#### 【0068】

次に、シリコン基板1を反応容器の内部に搬入し、該反応容器内に設けられた抵抗加熱ヒーターを有する基板支持台上にシリコン基板1を設置する。反応容器は特に減圧されておらず、反応容器内の気相中には大気と同程度の割合で酸素が存在する。

#### 【0069】

次に、上記抵抗加熱ヒーターを用いて、シリコン基板1を200℃に加熱した後、図4に示すように、SiCN:H膜4の表面に紫外線12を照射する。紫外線12の光源としては、例えば172 nm波長を有する紫外線を発生するランプ装置を用いる。また、紫外線12の照射時間は、例えば1分間である。

#### 【0070】

紫外線12の照射を終えた後、反応容器内からシリコン基板1を搬出し、その後、第1の実施形態と同様に、図1(d)～図2(j)に示すように、SiCN

：H膜4上に、SiCO：H膜6、SiO<sub>2</sub>膜7、レジストパターン8，9、バリアメタル膜10およびCu配線11を形成する。

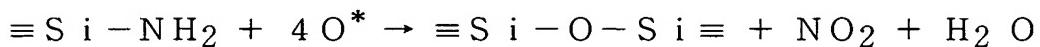
#### 【0071】

本実施形態の方法でも、配線構形成用のレジストパターン9となる化学増幅型レジストの解像の低下を防止でき、第1の実施形態と同様の効果が得られる。以下、化学増幅型レジストの解像の低下を防止でき理由について説明する。

#### 【0072】

本実施形態の場合、SiCN：H膜4の表面に紫外線12を照射する際に、反応容器の気相中のO<sub>2</sub>が励起され、酸素のラジカル(O<sup>\*</sup>)が発生する。このO<sup>\*</sup>は、SiCN：H膜4中の≡Si-NH<sub>2</sub>基(N<sub>x</sub>H<sub>y</sub>の発生源)と以下の反応を起こし、SiCN：H膜4中から≡Si-NH<sub>2</sub>基が取り除かれると考えられる。

#### 【0073】

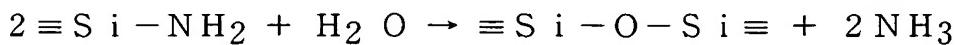


本実施形態の場合、SiCO：H膜6の形成工程時におけるO<sub>2</sub>プラズマによるSiCN：H膜4の酸化は抑制できないものの、上記のようにN<sub>x</sub>H<sub>y</sub>の発生源はなくなる。そのため、配線構形成用のレジストパターン9となる化学増幅型レジストの露光部で発生した酸が、N<sub>x</sub>H<sub>y</sub>によって中和され、溶解が阻害されるという問題は起こらず、化学増幅型レジストの解像低下は起こらない。

#### 【0074】

なお、本実施形態では、SiCO：H膜6の成膜の前処理として、紫外線12の照射処理を行ったが、電子線の照射処理を行っても同様の効果が得られる。これは、紫外線照射の場合と同様に気相中でO<sup>\*</sup>が形成され、さらに、SiCN：H膜4中のN<sub>x</sub>H<sub>y</sub>の発生源であるSi-NH<sub>2</sub>基のSi-Si結合が、電子線のエネルギーにより切断されるためだと考えられる。特に、SiCN：H膜4中の水分が反応に関与した場合には以下のような反応式が考えられる。

#### 【0075】



このような反応により、SiCO：H膜6の形成工程時におけるO<sub>2</sub>プラズマ

による酸化を抑制することはできないが、SiCN:H膜4中のN<sub>x</sub>H<sub>y</sub>の発生源を低減することはできるために、図3に示したような配線溝形成用のレジストパターンの解像不良は、回避できることが判明した。

#### 【0076】

また、本実施形態では、基板温度を200℃に加熱して紫外線の照射を行ったが、これに限定されるわけではなく、450℃以下であれば照射時間を最適化すれば、どの温度でも同様の効果を得ることが可能である。電子照射時の基板温度も同様に450℃以下であれば良い。また、紫外線や電子線以外のエネルギー線を使用することも可能である。

#### 【0077】

##### (第3の実施形態)

次に、第3の実施形態に係る半導体装置の製造方法について説明する。なお、第1の実施形態と同じ工程は、図1および図2を参照しながら説明する。

#### 【0078】

まず、第1の実施形態と同様に、図1(a)および図1(b)に示すように、シリコン基板1上に、層間絶縁膜2、Cu配線3およびSiCN:H膜4を形成する。

#### 【0079】

次に、シリコン基板1を容器内に搬入し、該容器内にH<sub>2</sub>Oガスを導入し、その後、図5に示すように、上記容器内を湿度80%、温度45℃の加湿雰囲気13にし、加湿雰囲気13中にシリコン基板1を15分間晒す。

#### 【0080】

次に、上記容器からシリコン基板1を搬出し、その後、反応容器内に設けられた抵抗加熱ヒーターを有する基板支持台上にシリコン基板1を設置し、該抵抗加熱ヒーターを用いてシリコン基板1を350℃に加熱する。

#### 【0081】

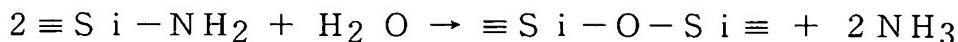
その後、第1の実施形態と同様に、図1(d)～図2(j)に示すように、SiCN:H膜4上に、SiCO:H膜6、SiO<sub>2</sub>膜7、レジストパターン8, 9、バリアメタル膜10およびCu配線11を形成する。

**【0082】**

本実施形態の方法でも、配線溝形成用のレジストパターン9となる化学增幅型レジストの解像の低下を防止でき、第1の実施形態と同様の効果が得られる。以下、化学增幅型レジストの解像の低下を防止でき理由について説明する。

**【0083】**

本実施形態では、加湿雰囲気13中の加湿処理およびその後の加熱処理により、以下の反応がSiCN:H膜4中で起こり、NxHyを生成する原因となる  
 $\equiv Si - NH_2$  がSiCN:H膜4中から取り除かれると考えられる。

**【0084】**

本実施形態の場合、SiCO:H膜6の形成工程時におけるO<sub>2</sub>プラズマによるSiCN:H膜4の酸化は抑制できないものの、上記のようにNxHyの発生源はなくなる。そのため、配線溝形成用のレジストパターン9となる化学增幅型レジストの露光部で発生した酸が、上記NxHyによって中和され、溶解が阻害されるという問題は起こらず、化学增幅型レジストの解像低下は起こらない。

**【0085】**

なお、本実施形態では、基板温度を45℃にして加湿処理を行い、その後、基板温度を350℃にして加熱処理を行ったが、各処理の基板温度はこれらの値に限定されるわけではなく、450℃以下であれば、各処理どの温度でも同様の効果を得ることが可能である。

**【0086】**

また、加湿処理は、減圧下で容器内に水分を導入することにより行うことも可能である。

**【0087】**

なお、本発明は、上記実施形態に限定されるものではない。例えば、上記実施形態では、2層のCu配線層の場合について説明したが、3層以上の多層Cu配線層も同様の方法により形成することができる。また、2層目以降の全てのCu配線層ではなく一部の層だけに本発明を適用しても構わない。

**【0088】**

また、上記実施形態では、Cu配線の場合について説明したが、本発明は他の金属配線にも適用可能である。また、基板はシリコン基板に限定されるものではなく、例えばSOI基板や、歪みシリコンを含む半導体基板、SiGe基板であっても構わない。

### 【0089】

さらに、ストップ膜はSiCN:H膜4に限定されるものではなく、シリコン、炭素、窒素および水素を含む他の膜も使用可能である。同様に、低誘電率絶縁膜はSiCO:H膜（第2の絶縁膜）に限定されるものではなく、シリコン、炭素、酸素および水素を含む他の絶縁膜も使用可能である。

### 【0090】

さらによく、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件から幾つかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題を解決できる場合には、この構成要件が削除された構成が発明として抽出され得る。

### 【0091】

その他、本発明の要旨を逸脱しない範囲で、種々変形して実施できる。

### 【0092】

#### 【発明の効果】

以上詳説したように本発明によれば、シリコン、炭素、窒素および水素を含む第1の絶縁膜と、シリコン、炭素、酸素および水素を含む第2の絶縁膜とを含む積層絶縁膜中に接続孔を形成し、その後、該積層絶縁膜上に溝形成用のレジストパターンとなるレジストを形成しても、該レジストの解像低下を防止することができる、上記第1および第2の絶縁膜の形成工程を含む半導体装置の製造方法を実現できるようになる。

#### 【図面の簡単な説明】

##### 【図1】

本発明の第1の実施形態に係る半導体装置の製造工程を示す断面図

##### 【図2】

図1に続く同半導体装置の製造工程を示す断面図

【図3】

解像阻害物質が発生した場合のレジストパターンの断面形状を示す断面図

【図4】

本発明の第2の実施形態に係る半導体装置の製造方法を説明するための断面図

【図5】

本発明の第3の実施形態に係る半導体装置の製造方法を説明するための断面図

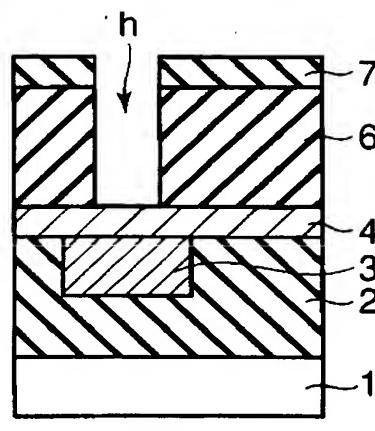
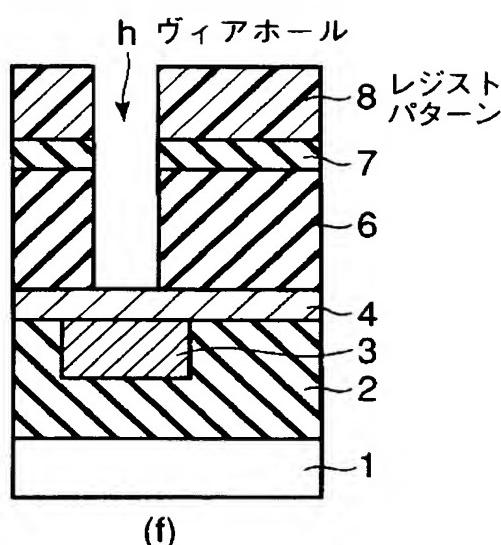
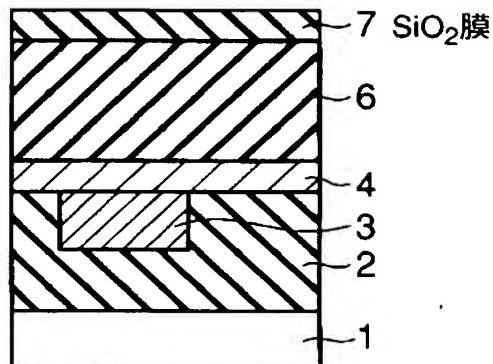
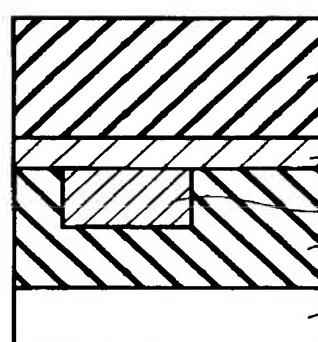
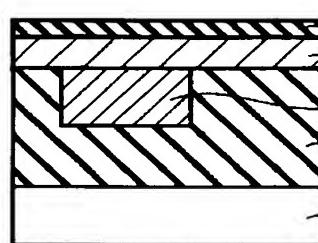
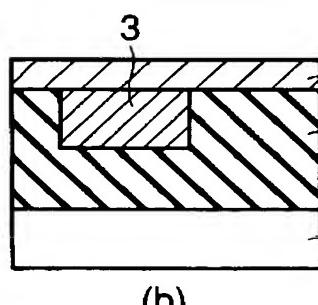
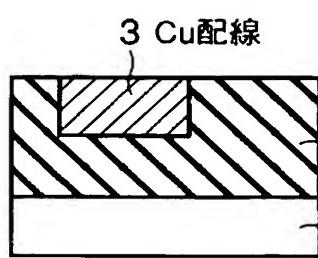
【符号の説明】

1…シリコン基板、2…層間絶縁膜、3…Cu配線、4…SiCN:H膜（第1の絶縁膜）、5…SiC:H膜、6…SiCO:H膜（第2の絶縁膜）、7…SiO<sub>2</sub>膜（第3の絶縁膜）、8，9…レジストパターン、10…バリアメタル膜、11…Cu配線、12…紫外線、13…加湿雰囲気、h…ヴィアホール、t…配線溝

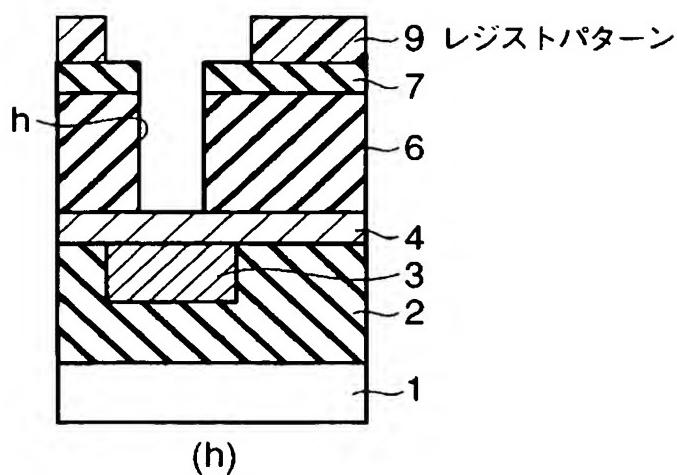
【書類名】

図面

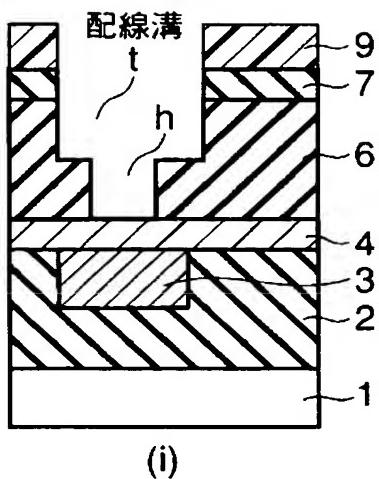
【図 1】



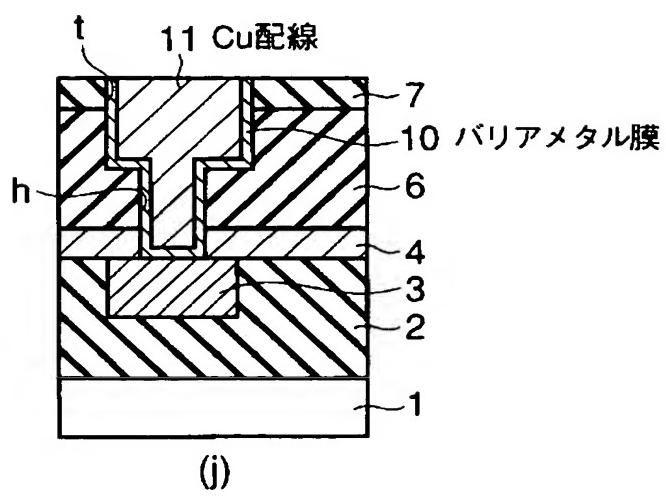
【図 2】



(h)

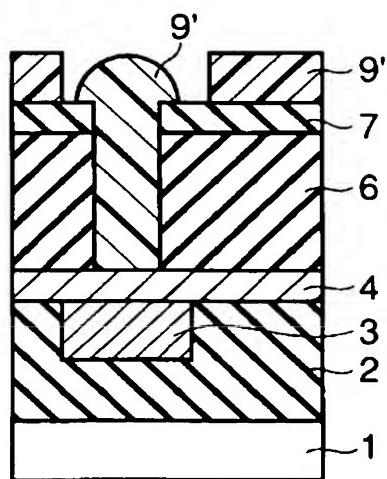


(i)

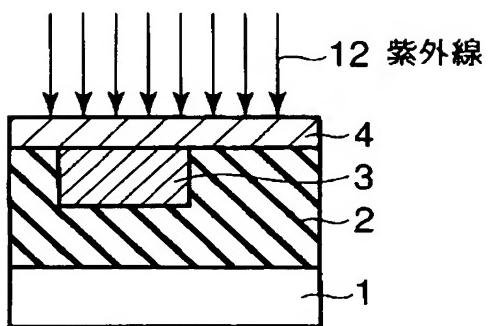


(j)

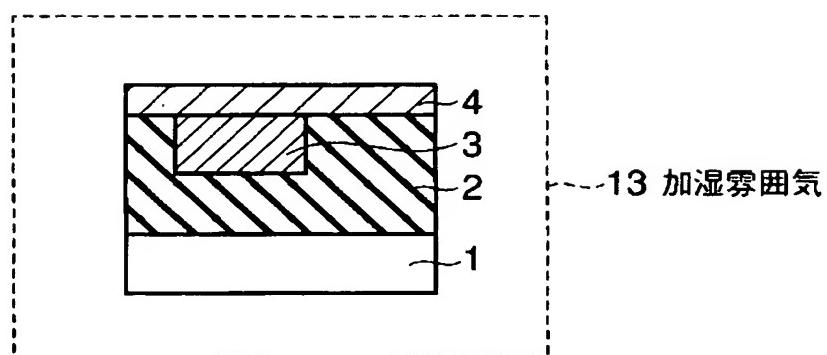
【図3】



【図4】



【図5】



【書類名】 要約書

【要約】

【課題】 ヴィア先作りのデュアルダマシンプロセスにおける配線溝形成用のレジストパターンとなるレジストの解像低下を防止すること。

【解決手段】 第1の反応容器内で、シリコン基板1上にSiCN:H膜4をプラズマCVD法により形成し、次に、第1の反応容器とは別の第2の反応容器内にシリコン基板1を入れ、第2の容器内でHeガスを放電させ、その後、SiCN:H膜4上にSiCO:H膜6をプラズマCVD法により形成する。

【選択図】 図1

特願2002-355728

出願人履歴情報

識別番号 [000003078]

1. 変更年月日 2001年 7月 2日

[変更理由] 住所変更

住 所 東京都港区芝浦一丁目1番1号  
氏 名 株式会社東芝



特願 2002-355728

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住所 東京都品川区北品川6丁目7番35号  
氏名 ソニー株式会社